

文章编号 1004-924X(2009)11-2762-09

# 基于 FPGA 的磁悬浮飞轮用自修复磁轴承控制器的设计

刘 刚, 潘明健

(北京航空航天大学 仪器科学与光电工程学院 新型惯性仪表与导航系统技术国防重点学科实验室, 北京 100191)

**摘要:**磁悬浮飞轮是对卫星等航天器进行高精度姿态控制的执行机构,为了提高空间用磁悬浮飞轮控制系统的可靠性和灵活性,对基于 FPGA 的磁轴承数字控制器进行研究。首先,对磁轴承系统进行建模,并选择合适的控制策略;利用片上软硬件协同设计的思想,提出了一种基于 FPGA 和 LEON3 处理器软核的磁轴承数字控制器。然后,搭建了实验系统测试系统的实际性能。最后,提出了一种基于 FPGA 的自修复磁轴承控制器。基于 FPGA 的磁轴承控制器相对基于 DSP + FPGA 的控制器失效率降低了 10%,控制板面积减小 30%。实验结果表明,在基于 FPGA 的磁轴承控制器控制下,在磁悬浮飞轮工作转速范围内,飞轮转子跳动量  $< 20 \mu\text{m}$ ,力矩输出误差  $< 4 \times 10^{-3} \text{ N} \cdot \text{m}$ ,正反转不一致性  $< 10\%$ ,达到了较高的控制精度。

**关键词:**磁悬浮飞轮;主动磁轴承;现场可编程门阵列;软处理器核;自修复

**中图分类号:**TH133.7;V448.22 **文献标识码:**A

## Design of FPGA-based self-repairing AMB controller for MSFW

LIU Gang, PAN Ming-jian

*(Novel Inertial Instrument & Navigation System Technology Key Laboratory of Fundamental Science for National Defense, School of Instrumentation Science and Opto-electronic Engineering, Beihang University, Beijing 100191, China)*

**Abstract:** Magnetically Suspended Flywheel (MSFW) is an actuator for the high precision attitude control of spacecrafts such as satellites. In order to improve the reliability and flexibility of a MSFW control system for space applications, a FPGA-based digital controller for Active Magnetic Bearing (AMB) is investigated. Firstly, the model of the magnetic bearing system is set up and several kinds of suitable control strategies are chosen. Then, by using the idea of on-chip hardware and software co-design, an AMB controller based on a FPGA and a LEON3 soft processor is presented, and a prototyping platform is built to test control algorithms and to verify the system performance. Finally, a self-repairing FPGA-based AMB controller is proposed. Comparing with the DSP-FPGA-based AMB controller, the FPGA-based controller has decreased the failure rate by 10% and the board area by 30%. Experimental results indicate that the beating of flywheel rotor and the torque output error are less than  $20 \mu\text{m}$  and  $4 \times 10^{-3} \text{ N} \cdot \text{m}$ , respectively, and the inconsistency between positive and inversion is

收稿日期:2008-10-23;修订日期:2008-12-02.

基金项目:国家 973 重点基础研究发展规划资助项目(No. 2009CB724001);国家 863 高技术研究发展计划资助项目(No. 2008AA12A200)

less than 10% under the control of the FPGA-based AMB controller and the working speed scope of MSFW. These data prove that the proposed controller has achieved a higher precision.

**Key words:** Magnetically Suspended Flywheel(MSFW); active magnetic bearing; Field Programmable Gate Array(FPGA); soft processor; self-repairing

## 1 引 言

飞轮是卫星等航天器姿态控制的主要执行机构,其输出姿态控制力矩的精度决定了卫星的姿态稳定度,是星上负载实现高精度任务的关键<sup>[1-3]</sup>。磁悬浮飞轮采用磁轴承支承,具有无接触、无摩擦、无需润滑、高精度、长寿命等优点,是高精度航天器姿态控制的理想执行机构。

数字控制器相对模拟控制器易于改变控制算法和实现复杂的控制策略,磁轴承系统多采用数字控制器。而对于星载磁悬浮飞轮用主动磁轴承系统而言,还需要具有一定容错性和适应性的实时控制器。大多数主动磁轴承数字控制器是基于 DSP 的,经过抗辐射加固处理的 DSP 往往价格昂贵且很难得到,其可靠性也相对较差。而 FPGA 可靠性高、适应性好、容易实现自修复功能,因此得到了越来越多空间项目的支持。即使在传统场合,它也能提高系统的可靠性和灵活性。文献[4]提出了一种基于 FPGA 的磁轴承数字控制器,但是只考虑了很简单的控制方法。文献[5]、[6]分析了基于 FPGA 的嵌入式磁悬浮控制器结构形式。

采用基于 FPGA 的磁轴承控制器需要解决的主要问题是处理器的问题。如果全部控制算法均采用硬件描述语言实现,虽然可以达到很高的速度,但不利于系统参数的整定和控制方法的修改。而采用软硬件协同设计的方法,把部分计算量较大且相对固定的程序(如数字滤波程序)采用硬件描述语言(HDL)实现,而对高层程序(如位置控制程序和系统监控程序)则以软件的形式运行在片上处理器中。FPGA 的片上处理器有软核和硬核两种,大部分的 CPU 软核(如 NIOS 和 MicroBlaze)及 CPU 硬核(如 PowerPC)都是面向商用领域,缺乏适合空间环境的宇航级产品;而 Gaisler Research 和 ESA 开发 LEONx-FT 处理器软核是专为苛刻的空间环境设计的,具有很好的对 SEU 容错的能力<sup>[12]</sup>,并且有相应的免费开

源版本进行前期开发,可以说 LEON 和 FPGA 组合是星载磁悬浮飞轮用磁轴承的数字控制器的最佳选择。LEON 和 FPGA 的组合在空间项目上已经有成功应用的先例,并且正在被越来越多的星载系统所接纳。

本文设计了一种基于 FPGA 的主动磁轴承控制器,采用了相对成熟可靠的控制算法,并搭建了测试系统验证了大部分控制策略和控制性能。同时进一步提出了一种适合空间环境的具有自修复功能的磁轴承控制器,对磁悬浮飞轮空间工程应用具有重要的意义。

## 2 系统概述

### 2.1 磁悬浮飞轮用磁轴承系统

磁悬浮飞轮用五自由度磁轴承系统如图 1 所示,两个径向磁轴承和一个轴向磁轴承均采用永磁偏置结构,可以控制转子的五自由度运动。使用两个一体化电涡流传感器检测转子位置,其中每个径向通道位移由两个差动的传感器检测,这样可以提高检测精度、补偿温漂。轴向位移使用 4 路传感器探测,可以抵消飞轮扭转时产生的测量误差。

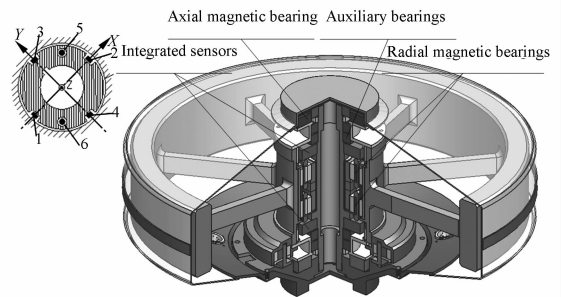


图 1 磁悬浮飞轮用磁轴承系统结构图  
Fig. 1 Architecture of AMB for MSFW

### 2.2 控制策略

飞轮转子为大惯量、小跨距扁平转子,由于转子不平衡,高速时会出现很强的陀螺效应。对于五自由度磁悬浮转子系统,MIMO 集中控制对于

不平衡响应的抑制效果较好<sup>[7]</sup>,但是较为复杂不易实现。考虑到算法的成熟度和可靠性,选择一种比例交叉反馈的离散 PID 控制算法(如图 2 所示)用于位置环控制。电流控制采用比例前馈算法(如图 3 所示),可以补偿线圈阻性压降和驱动门电路的非理想特性。

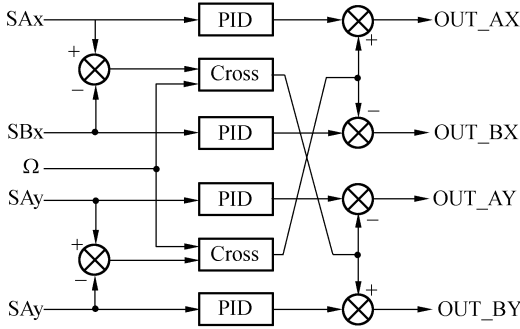


图 2 位置环交叉解耦控制算法框图

Fig. 2 Block diagram of cross decoupling control for position loop

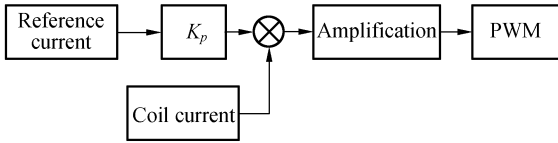


图 3 电流环比例前馈算法框图

Fig. 3 Block diagram of PD forward control for current

### 2.3 系统建模

对于磁轴承-转子系统(如图 4 所示)的建模做了以下考虑:转子组件认为是刚性转子,电磁力与转子位移和控制电流之间近似为线性关系,不考虑径向轴承和轴向轴承之间的耦合,电磁轴承 4 个径向通道完全对称。为建模方便,功放单元等效为理想增益与低通滤波器的串联,控制器单元等效为理想交叉 PID 控制器,信号调理单元为理想增益和低通滤波器的串联。对各个环节分别建模如下:

转子系统的陀螺技术方程如下:

$$M\ddot{q} + G\dot{q} = f, \quad (1)$$

$$f = (T_1^T)^{-1} (K_s T_1^{-1} q + K_i I_a), \quad (2)$$

其中,  $M$  为质量阵;  $G$  为陀螺效应阵;  $T_1$  为传感器坐标到广义坐标转换矩阵;  $K_s$  为位移刚度矩阵;  $K_i$  为电流刚度矩阵;  $I_a$  为功放输出电流;  $f$  为广义力矩阵;  $q = [x \ \beta \ y \ \alpha]$ 。

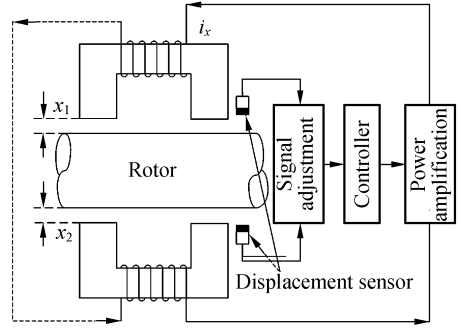


图 4 磁轴承-转子系统结构图

Fig. 4 Architecture of AMB-rotor system

控制器单元输出的控制量:

$$u = u_p + u_i + u_d + u_{pc} - u_{nc}, \quad (3)$$

式中,  $u_p$ ,  $u_i$  和  $u_d$  为 PID 控制器的输出;  $u_{pc}$  为进动交叉通道的输出;  $u_{nc}$  为章动交叉通道的输出。

功放中一阶低通环节的传递函数为

$$G_a(s) = K_a / (s + a_a), \quad (4)$$

信号调理环节采用低通滤波器为二阶低通滤波器,其传递函数为

$$G_c(s) = K_c / (s^2 + a_c s + b_c), \quad (5)$$

章动补偿通道的传递函数为

$$\frac{U_{nc}(s)}{q_s(s)} = \frac{K_{nc} s^2}{s^2 + a_n s + b_n} K_h, \quad (6)$$

式中  $q_s(s)$  为补偿通道的输入;  $K_h$  为章动补偿通道的比例系数。

进动补偿通道的传递函数为

$$\frac{U_{pc}(s)}{q_s(s)} = \frac{K_{pc} s^2}{s^2 + a_p s + b_p} K_1, \quad (7)$$

式中  $K_1$  为进动补偿通道的比例系数。

选择状态变量

$$X = [Q \ \dot{q}_{nc} \ u_{nc} \ U \ \dot{u}_p \ u_p \ \dot{u}_i \ u_i \ \dot{u}_d \ u_d \ I] \quad \text{式中}$$

$$Q = [\ddot{q} \ \ddot{q} \ \dot{q} \ q], U = [u_{pc} \ \ddot{u}_{pc} \ \dot{u}_{pc} \ u_{pc}]$$

$$Q = [\ddot{I}_a \ \ddot{I}_a \ \dot{I}_a \ I_a]$$

由式(1)~式(7)可得系统模型为

$$\dot{X} = AX, \quad (8)$$

将上述方程进行离散化,得到离散化后的系统模型,以进行数字控制。

### 3 基于 FPGA 的数控系统实现

数字控制系统的性能通常由 A/D 转换过程

的延时、计算延时、信号调制延时、系统的差分方程的不准确性、数字化过程中的有限精度等因素决定。而 FPGA 由于具有超大的数据吞吐量和灵活的并行计算能力,能提供最小的计算延时,并提供比标准 DSP 更高的数字化精度。另外, FPGA 内部包括了大量的 I/O 等资源,能使整个系统集成在芯片级或板级的规模上。如果将磁轴承数字控制需要的计算功能、A/D 转换控制、PWM 生成逻辑等模块集中在一个芯片上,就可以使总的输入输出延时和系统的集成度大大提高,从而使系统最大采样频率由 A/D 转换器的性能和需要的采样带宽比决定,而不受计算时间限制。而采样频率的提高,可以使高频段相位超前量增加,从而提高章动模态失稳频率。

但是,如果全部控制算法均以硬件描述语言的方式实现,虽然可以达到很高的运算速度,但不利于系统控制参数的整定和控制方法的改变;而以软件的形式实现虽然可以使系统灵活性提高,但同样也会制约系统的运行速度。FPGA 的出现,使得把软硬件协同设计方法实现在单个芯片上的思想成为可能。利用这种方法,本设计一方面把部分计算量较大且相对固定的程序(如数字滤波程序、电流环控制、PMW 生成逻辑、外部通讯接口和片上系统互联等程序)采用硬件描述语言实现,以减少系统延时;另一方面运行速度不需要很快的顶层程序(如位置环控制程序和系统监控程序等)以软件的形式运行在片上处理器中。如果需要进一步提高运行速度,也可以将部分顶层程序完成的功能用 HDL 语言来实现。整个系统的功能框如图 5 所示。

在单 FPGA 磁轴承数字控制器设计中,片上处理器主要执行位置环的离散 PID 控制算法和系统监控程序。位置环的控制周期通常需要  $100 \sim 500 \mu\text{s}$ ,虽然离散 PID 运算量不大,但对于五自由度磁悬浮飞轮系统而言,其对处理器性能也有一定的要求。很多计算平台通过将通用 CPU(或 DSP)和可编程逻辑结合来实现高性能。在这种组合中,处理器架构很大程度上已经决定了 CPU 和协处理器之间的接口,其结果往往是系统不能以优化的速度运行,且灵活性降低。FPGA 片上 CPU 以片上可配置系统的形式集成了 CPU 核和可重构逻辑,能够克服接口的局限性。FPGA 片上 CPU 通常有两种形式:CPU 硬核和 CPU 软

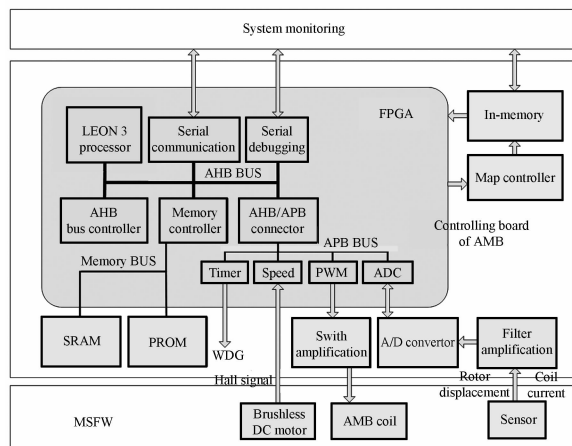


图 5 基于 FPGA 的磁轴承控制器原理框图

Fig. 5 Block diagram of FPGA-based AMB controller platform

核。CPU 硬核是内置的专用处理器,例如 Xilinx VirtexII-Pro 系列 FPGA 上的 PowePC 硬核和 Actel Triscend 系列 FPGA 上的 ARM7 硬核, CPU 硬核虽然性能强大,但其灵活性相对较差,且缺乏相应的宇航级产品;而 CPU 软核通常是完全可综合的 IP 核,例如 LEON 系列或 OpenRISC 系列。软处理核允许修改 CPU 和其它设备的接口,可以方便地进行功能裁剪和扩展,这使得基于 CPU 软核的设计更加灵活。

LEONx-FT 是 Gaisler Research 和 ESA 为了适用于航空航天的高可靠性应用联合开发的 CPU 软核。LEON 系列处理使用 SPARC V8 架构,采用 AMBA 片上总线协议。容错版的 LEON3 采用多层次的容错策略,例如奇偶校验、寄存器三模冗余、片上 EDAC、流水线重启、强迫 Cache 不命中等。本设计选择开源的普通版 LEON3 软核作为片上处理器,用来验证系统功能和性能。容错版的 LEON3-FT 将被用于最终版的设计中。

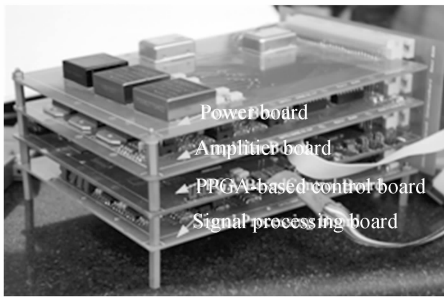
为了满足系统功能的需要,将 LEON3 处理器进行了一定的裁剪和扩展。将整数单元、缓存系统等必备模块按照系统需要设置合适的参数,去掉了 MMU 等不必要的模块,同时在 AMBA APB 总线上扩展了 A/D 控制、转速计算、PWM 生成等磁轴承数字控制需要的功能模块。整个片上系统通过 AHB 总线的串口进行调试。修改后的处理器配置如表 1 所示:

表 1 修改后 LEON3 处理器配置表

Tab.1 Configuration table of revised LEON3 processor

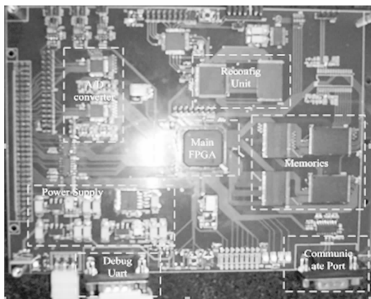
名称	总线协议	配置
整数单元	AHB	8 寄存器窗口
		硬件乘法器
缓存系统	AHB	4 K 指令缓存
		4 K 数据缓存
调试单元	AHB	串口, 无缓存
通讯接口	APB	串口
存储系统	AHB	64 K 片上 RAM
	APB	A/D 控制模块
扩展功能模块	APB	转速计算模块
	APB	PWM 生成模块

为了验证系统功能和测试系统性能,搭建了基于单 FPGA 的五自由度磁轴承数控系统(如图 6a 所示),其中控制板(如图 6b 所示)选用了 Xilinx VirtexII 系列 FPGA—XC2V1000,它包含 5 120 个 Slice,40 个  $18 \times 18$  乘法器模块和 720 K 片上 RAM。



(a) 磁轴承数字控制系统

(a) Digital control system for AMB



(b) FPGA 控制板

(b) FPGA-based control board

图 6 基于 FPGA 的五自由度磁轴承数控系统

Fig. 6 FPGA-based digital control system for AMB

虽然本设计选用的 FPGA(XC2V1000)有 100 万等效门,但将系统所有 FPGA 程序用 Synplify8.6.2 综合,经过 ISE10.1 映射和布局布线后,还是使用了其 93% 的逻辑资源,这主要是由于 LEON 并没有针对 FPGA 平台进行资源优化的结果。将生成的配置文件下载到 FPGA 上,经权威的处理器测试程序 Dhrystone 测试,本平台上 LEON3 处理器可以达到 100MIPS 的运算速度。运算 PID 交叉解耦算法可以达到 5 K/s 的带宽,能够满足磁轴承数字控制的需求。

另外,值得注意的是,当为执行器编写控制软件、组织数据流时,以往适合 DSP 的数据流程对于基于 FPGA 的系统已经不是最优选择。由于 FPGA 可以实现非常小的延时,同步采样所有的位置 A/D 通道是有益的。为了优化系统性能,本设计选择了同步采样高速 A/D 转换器 MAX1308,可以实现 8 通道同步采样和  $1.98 \mu\text{s}$  的转换时间。

相对基于高性能的 DSP+FPGA 的控制器而言,基于 FPGA 的磁轴承控制器减少了 DSP、SRAM、通讯协议转换芯片及相应的外围电路等,只是增加了 FPGA 配置芯片。磁轴承控制板的面积减小了 30%,且按照相同的串联等效模型,经简单计算可得其理论失效率下降了 10%。

## 4 实验结果

本设计选择的实验对象为如图 7 所示的北京航空航天大学研制的某型号磁悬浮飞轮,该磁悬浮飞轮角动量为  $15 \text{ N} \cdot \text{ms}$ ,额定转速为 5 000 r/min,相关参数见表 2。

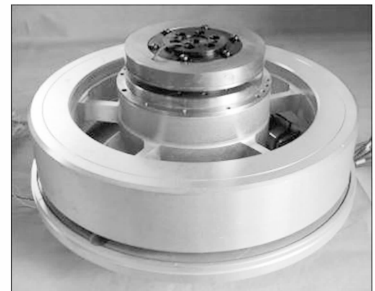


图 7 北航研发的某型号磁悬浮飞轮

Fig. 7 MSFW developed by BUAA

表 2 磁悬浮飞轮参数表

Tab. 2 Parameters of MSFW developed by BUAA

转子质量(m)	7.06 kg
极转动惯量( $J_p$ )	0.095 6 kg · m <sup>2</sup>
赤道转动惯量( $J_e$ )	0.057 5 kg · m <sup>2</sup>
转动惯量比 ( $J_p/J_e$ )	1.66
额定转速( $v$ )	±5 000 r/min
保护间隙( $g$ )	0.2 mm

首先测试静态悬浮时的控制精度,实验结果如图 8 所示。可以看到磁悬浮飞轮在静态悬浮时,转子轴向位移跳动量仅为 5 μm 左右,小于保护间隙( $P_k-P_k$  约 8 V)的 1/35。

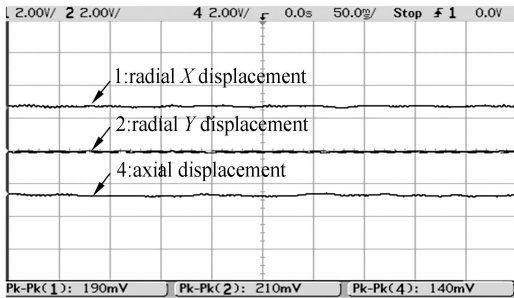


图 8 磁悬浮飞轮静浮实验结果

Fig. 8 Static suspension result of MSFW

其次测试飞轮升速时的控制精度,当磁悬浮飞轮升速至额定转速时(如图 9 所示),转子跳动量约为 20 μm,即保护间隙的 1/10 左右,可见在基于 FPGA 的磁轴承数控系统控制下,磁悬浮飞轮达到了较高回转精度。

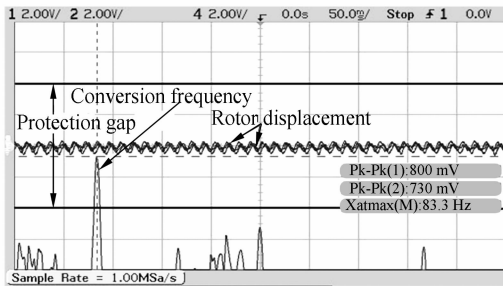


图 9 磁悬浮飞轮升速至额定转速时结果

Fig. 9 Result when MSFW reaches rated speed

飞轮在工作时的力矩输出曲线如图 10 所示,可以看到在基于 FPGA 的磁轴承数字控制系统控制下,飞轮力矩输出误差小于  $4 \times 10^{-3}$  N · m,达到了较高的力矩输出精度。

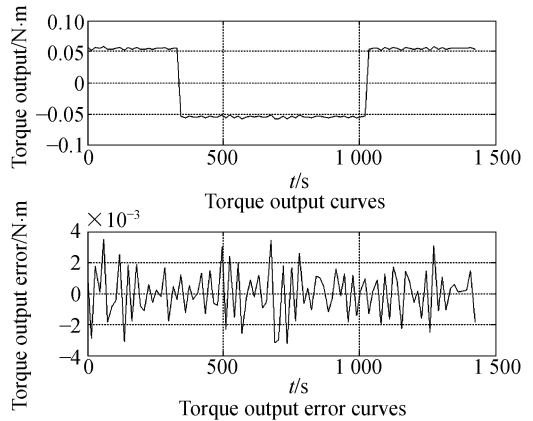


图 10 力矩输出特性测试结果

Fig. 10 Test results of torque output characteristics

为了测试在磁悬浮飞轮正转和反转时控制特性的一致性,进行飞轮正、反转降速实验。由于降速时飞轮电机不工作,可以通过正、反转降速特性来反映系统对磁轴承控制效果。测试结果如图 11 所示,可以看到,在基于 FPGA 数控系统控制下,磁悬浮飞轮正反转降速损耗的不一致性 <10%,达到了较好的效果。

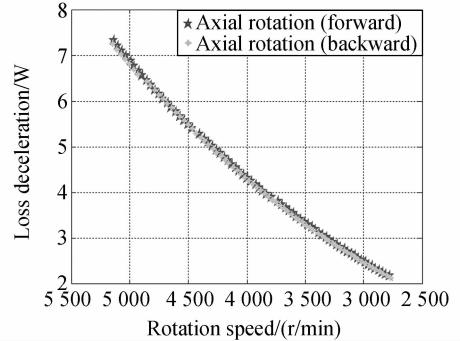


图 11 降速功耗比较曲线

Fig. 11 Comparison of loss deceleration curves

由于本测试系统所用的 FPGA 资源有限,片上 LEON3 处理器软核并没有包含浮点处理单元(如 GRFPU 或 Meiko FPU),这使得系统在进行高精度浮点运算(如滤波程序)时带宽明显下降,在一定程度上限制了系统性能的进一步提高。这也是本系统相对高性能 FPGA+浮点 DSP 系统的主要不足之处。

## 5 自修复控制器设计

空间应用系统多运行在对集成电路有害的

辐射环境中,其中最主要的影响是单粒子翻转效应(SEU)。对集成电路而言,SEU 影响的主要形式是改变程序存储区、CPU 寄存器内容,导致伪中断、中断丢失等。中断控制器、总线复用器、A/D转换器 etc 包含寄存器或片上 RAM 的设备往往对 SEU 比较敏感<sup>[8]</sup>,SEU 可能在几个周期或仅一次访问中扰乱设备运行。但无论在那种情况下,都会影响数字设备的正常操作,给整个系统的可靠控制带来重大问题。

芯片制造商可以通过将部件暴露在低剂量辐射环境中来进行加固处理,但是这种方法降低了部件在低层次辐射下的寿命,而且不能完全排除 SEU。此外,加固部件往往很难得到。屏蔽可以用来保护部件不受 SEU 的影响,但也只是降低了翻转率,并且得付出体积和重量的代价。目前,最有效的措施是将硬件部件加固和软件容错结合起来,实现 SEU 的检测和恢复。这些方法包括使用带检错纠错功能的芯片、编码、三模冗余及冗余算法等。

另外,空间应用系统不仅需要保护 SEU,还要求控制器能适应不断变换的任务要求和对系统的威胁<sup>[9]</sup>。FPGA 为空间系统此类要求的实现提供了便利。基于 RAM 和 FLASH 工艺的 FPGA 可以远程编程并加载到空间设备上,这就使系统在可靠性、故障修复、硬件资源分时复用方面具有很大优势。XILINX Virtex 系列 FPGA 甚至支持配置数据回读和部分配置数据的动态重配置<sup>[10]</sup>。这样就可以通过配置数据的回读和校验,检查配置数据是否出错并对出错部分进行动态重配置,基于这种特性可以实现模块化自修复控制器。下面以 FPGA 片上 CPU 软核为例说明片上系统自修复的过程。

LEON3 支持多处理器,在同一 AHB 总线上可以扩展 4 个 LEON 处理器,这些特性为片上处理器冗余提供了可能。图 12 描述了一种星载磁轴承自修复控制器结构。该控制器采用双 FPGA 结构,主 FPGA 里包含两个容错版 LEON3 处理器、带 EDAC 的片上 RAM 和其它功能模块;使用一块辅助 FPGA 作为映射控制器,用来控制主 FPGA 配置数据的回读和校验、重配置等。其中主 FPGA 应选择容量较大的 FPGA(如 XILINX 的宇航级抗辐射加固 FPGA XQR2V3000),而辅助 FPGA 应选择可靠较高的

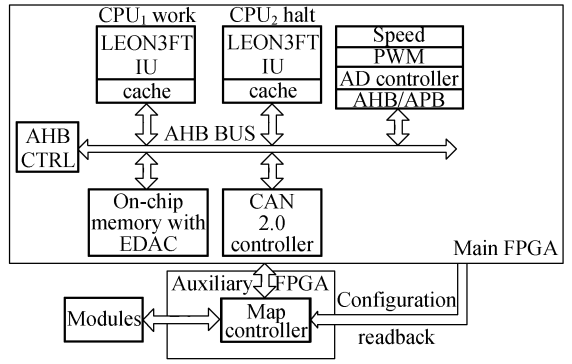


图 12 磁轴承自修复控制器原理框图

Fig. 12 Block diagram for self-repairing AMB controller

FPGA(如 ACTEL 的宇航级的反熔丝 FPGA)。

当系统运行在正常模式时,其中一个 LEON 处理器 CPU<sub>1</sub> 处于运行状态,另一个处理器 CPU<sub>2</sub> 则处于休眠状态。

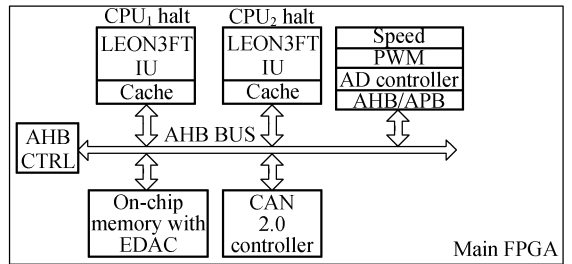


图 13 CPU<sub>1</sub> 停止, CPU<sub>2</sub> 转为工作状态

Fig. 13 CPU<sub>1</sub> is halted, CPU<sub>2</sub> turns to work

辅助 FPGA 控制定期回读和校验主 FPGA 的配置数据,如果 CPU<sub>1</sub> 的配置数据校验错误,说明 CPU<sub>1</sub> 所在的区域发生了错误。映射控制器发送指令使 CPU<sub>1</sub> 停止,CPU<sub>2</sub> 转入运行状态(如图 13 所示),并将流水线重启。然后,将 CPU<sub>1</sub> 所在区域重新配置。如果回读校验结果仍然错误,则说明 CPU<sub>1</sub> 区域可能发生了永久性的损坏。此时,映射控制器则将 CPU<sub>1</sub> 的配置到 FPGA 的其他空闲区域(如图 14 所示)。

按照这种方法,FPGA 上其他关键模块也可以进行备份和故障时的自修复,必要时也可以进行整片 FPGA 的重配置。文献[9]、[11]提出并验证了自修复功能可以大大提高系统的可靠性,按照相应的计算方法,本文提出的具有自修复的功能磁轴承控制器的可靠性相对普通控制器大大提高,详细的计算分析将在后续的研究中进行。

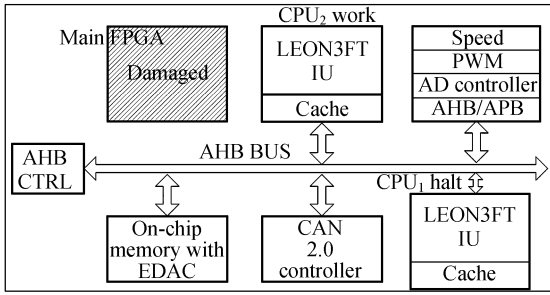


图 14 CPU<sub>1</sub> 的被配置到 FPGA 空闲区域

Fig. 13 CPU<sub>1</sub> is configured to free region of FPGA

### 6 结 论

为了满足磁悬浮飞轮空间应用的可靠性,

本文利用软硬件协同设计的思想,设计并实现了一种基于 FPGA 和 LEON 处理器的磁轴承控制器。经计算,基于 FPGA 的磁轴承控制器相对基于 DSP + FPGA 的控制器理论失效率降低了 10%,控制板面积减小 30%。实验结果表明:在基于 FPGA 的磁轴承控制器控制下,在磁悬浮飞轮工作转速范围内,飞轮转子跳动量 < 20 μm,力矩输出误差 < 4 × 10<sup>-3</sup> N · m,正反转不一致性 < 10%,达到了较高的控制精度。进一步,又提出了一种基于 FPGA 的自修复控制器,这种控制器理论上具有较高的可靠性,对于磁悬浮飞轮的空间应用有很好的工程意义。

### 参考文献:

[1] 任建伟, 万志, 李宪圣, 等. 空间光学遥感器的辐射传递特性与校正方法[J]. 光学精密工程, 2007, 15(8): 1186-1190.

REN J W, WAN Z, LI X S, et al.. Radiation transfer characteristic and calibrating method for space optical remote sensor [J]. *Opt. Precision Eng.*, 2007, 15(8): 1186-1190. (in Chinese)

[2] 史光辉. 卫星对地观测高分辨率光学系统和设计问题[J]. 光学精密工程, 1999, 7(1): 16-24.

SHI G H. High resolution optical systems used to observation from the satellites to the earth and problem s in design [J]. *Opt. Precision Eng.*, 1999, 7(1): 16-24. (in Chinese)

[3] 高云国. 现代小卫星及其相关技术[J]. 光学精密工程, 1999, 7(5): 16-21.

GAO Y G. Modern small satellites and its related technology[J]. *Opt. Precision Eng.*, 1999, 7(5): 16-21. (in Chinese)

[4] KRACH F, FRACKELTON B, CARLETTA J, et al.. FPGA-based implementation of digital control for magnetic bearings[C]. *IEEE Proc. Of the American Control Conference*, 2003: 1080-1085.

[5] JASTRZEBSKI R, POLLANEN R, PYRHONEN O. Analysis of system architecture of FPGA-based embedded controller for magneti-cally suspended

rotor[C]. *IEEE Proceedings of the International Symposium on System-on-Chip*, 2005: 128-132.

[6] FANG ZH W, CARLETTA J E, VEILLETTE R J. A methodology for FPGA-based control implementation[J]. *IEEE Transactions on Control Systems Technology*, 2005, 13(6): 977-987.

[7] ZHURAVLYOV Y N. n LQ-Control of Magnetic Bearing[J]. *IEEE Transactions on Control Systems Technology*, 2000, 8(2): 344-350.

[8] DUZELLIER S. Radiation effects of electronic devices in space [J]. *Aerospace and Technology*, 2004(9): 93-99.

[9] LAPLANTE P H. Computing requirements of self-repairing space systems[J]. *Journal of Aerospace Computing, Information, and Communication*, 2005(2): 154-168.

[10] MATTHIAS D, CHRISTIAN P, MARCO P. Partially reconfigurable cores for xilinx virtex [C]. *12th International Conference on Field-Programmable Logic and Applications*. Sokolova, 2002.

[11] 任小西. 基于可重构计算的高可靠星载计算机体系结构研究[D]. 湖南: 湖南大学, 2007.

REN X X. *Researches on Architecture of Highly Reliable On-board Computing System Based on Reconfigurable Computing* [D]. Hunan: Hunan University, 2007. (in Chinese)

[12] MATTHIAS D, CHRISTIAN P, MARCO P. A portable and fault-tolerant microprocessor based on the SPARC V8 architecture[C]. *Proceedings*

*of the International Conference on Dependable Systems and Networks*, 2002.

#### 作者简介:



刘 刚(1970—),男,山东济南人,教授,博士生导师,1992、1998 年于山东工业大学分别获得学士、硕士学位,2001 年于北京航空航天大学大学获得博士学位,主要从事电机控制及磁悬浮轴承控制方面的研究。E-mail: Lgang@buaa.com



潘明健(1984—),男,山东日照人,硕士研究生,2009 年于北京航空航天大学获得学士学位,主要从事磁悬浮飞轮用磁轴承数字控制、磁悬浮飞轮位移检测技术方面的研究。E-mail: ppkaka@gmail.com

#### ● 下期预告

## 液晶自适应光学系统中控制矩阵的精度分析和优化

刘 超,孔宁宁,胡立发,宣 丽

- (1. 中国科学院 长春光学精密机械与物理研究所 应用光学国家重点实验室,吉林 长春 130033;
2. 中国科学院 研究生院,北京 100039)

为了提高自适应光学系统的校正精度,提出了一种新的通过改变测量响应矩阵时的调制波长来准确计算控制矩阵的方法。首先,测量去除平移项的前 35 项 Zernike 模式在不同调制波长下的实际光波位相调制曲线。然后,对每个调制波长,依次计算相对于原点的位相调制曲线,最终将找到一个与实际光波位相调制曲线斜率相差最小的位相调制曲线。其所对应的调制波长,就是测量响应矩阵时,在相应的 Zernike 模式下应该施加在液晶波前校正器上的调制波长。这样,对于 35 个 Zernike 模式,便可以找到 35 个调制波长。最后,对于每个 Zernike 模式即响应矩阵的每一列对相应的调制波长进行归一化,最终得到准确的控制矩阵。实验表明,用此方法后,液晶自适应光学系统的校正精度由 73% 提高到了 95% 以上。校正误差为常规方法的 1/5,且此比例系数与系统的最大畸变补偿位相的大小无关。此方法极大地提高了液晶自适应光学系统的校正精度。